

AN10974

LPC176x/LPC175x 12位ADC设计规范

Rev. 1 – 2010年9月1日

应用笔记

文档信息

信息	内容
关键字	LPC1700, LPC175x, LPC176x, 12-bit ADC
摘要	用于测试LPC1768 12位ADC的PCB布板参考设计和软件



版本历史记录

版本	日期	描述
1	20100901	初始版本

联络信息

更多信息，请访问：<http://www.nxp.com>

如欲了解NXP销售办公室地址，请发送电子邮件至：saleaddresses@nxp.com

1. 引言

LPC175x/6x 系列基于ARM Cortex M3内核，内含一个12位的模数转换单元(ADC).其输入最多8个通道，转换速率最高达200KHz,多个转换结果寄存器。这个12位ADC还可以使用通用DMA(GPDMA)控制器。

相比较其他LPC系列产品低精度的ADC系统，设计12位ADC系统时需要注意更多。

作为比较，在10位ADC系统中使用3.3V作为参考电压，每个转换值与相邻的值相差3.2mV(3.3/1024)。而对于12位的ADC，最低位(LSB)的值降到0.8mV。对比3.2mV和0.8mV，很明显在12位ADC系统设计中，不论是原理图还是布板层面，降噪技术更为必要。

这个应用笔记提供了一些通用的板级布板设计指导，同时参考板和软件可以用来测试LPC1700的12位ADC。同时包含了测试的一些场合，来演示哪些因素影响转换结果。

2. 板级参考设计

伴随这个应用笔记有一个完整的板级参考设计。用户可以直接使用这个设计，或者作为你自己设计的一个起点。

硬件设计使用的工具是Eagle Layout Editor Version 5.4.0。整个工程，包括原理图，布板和BOM,和这个文档附在一起。

这个参考板的主要目的就是测试ADC，所有的ADC通道都可以使用。2个BNC接口用来输入外部信号（或者从外部电源来的固定电压），2个电位计提供一个可调节的电压，它们通过跳线选择输入到每个模拟线号输入通道。

这个参考板支持多种供电方案。模拟和数字部分电源可以有共同的参考源，比如使用PC上USB提供的电源，或者一个外部的3.3V电源。另外，每个部分(模拟和数字)的电源也可以使用单独的源，甚至VREF(ADC的参考电压)也可以使用独立的电源。用户可以通过跳线来选择需要的配置。

一个JTAG/SWD调试端口可以用来调试和Flash编程。ISP也可以通过COM0接口(通过跳线选择UART0)对Flash进行编程。另外通过跳线也可以选择UART1。板上有给Reset 和ISP引脚的两个按键。有一个通用的LED,且所有的GPIO引脚都可以使用。

这个布板设计遵循了附录部分提到的设计指导方针。为了控制成本，布板选择了2层板的设计。模拟和数字部分都有独立的地平面，通过跳线设置成不同的配置:两个地只在一个点连通,或者通过磁环相连,或者完全独立。通过选择不同的设置可以使得用户试验不同的场合，并对比结果。

顶层主要是电源和信号线。数字信号(尤其是那些高频或者大电流的器件)应该保持在数字地平面上，远离模拟部分。模拟相关的器件（BNC连接件，模拟电位计，模拟电压的跳线和连接器）被放置在参考板的左边，形成一个”模拟岛”。数字相关的器件被放置在参考板的其他地方。Fig1 中显示的是最终的布板。正如图中看到的，所有的跳线设置都用板上的丝印 标记出。

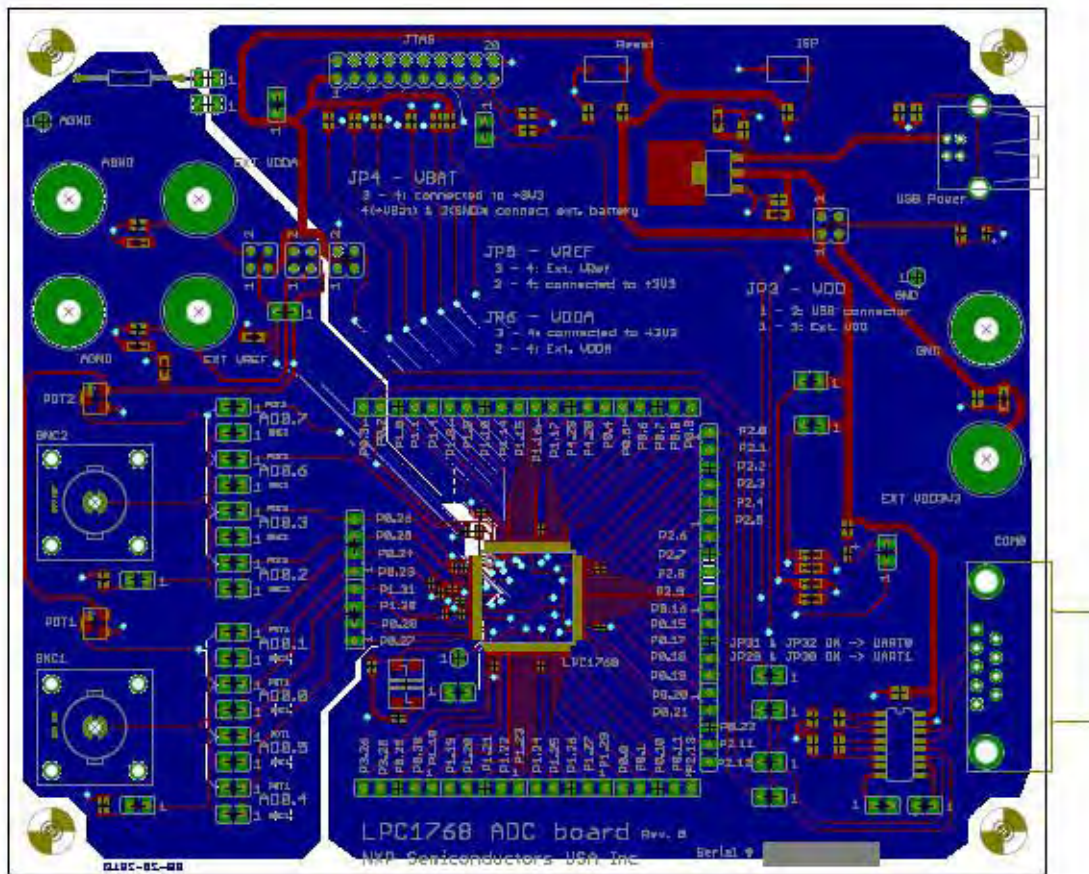


Fig 1. LPC1768 ADC 参考板布板

3. 测试软件

我们提供了软件来测试这个参考板。可以使用 Keil MDK version 4.03来打开工程（免费的评估版KEIL也可以使用）。

使用测试软件，用户可以选择测试的ADC通道，以及运行时采样的次数。其他参数，例如ADC时钟，也可以设置。

理想的情况下，当指定的通道输入固定的电压时，所有的采样应该返回一样的值。现实中，这种情况极少发生，因为噪声和供电电源的变化都会使得转换值偏离期望值。结果就是，转换值是一定范围内的相似值，而不是唯一值。当降低噪声水平和提高供电电源品质时，这个范围会变小。

由于软件使用数组来保存不同的转换结果，所以需要定义数组的大小。软件里名叫“Maximum variation expected”的参数定义了数组大小的初始值，缺省值20对于大多数情况够用。两个附加的变量可以记录超出范围(超出下限或上限)的值，从而用户知道这个参数需要调整。

还有另外一个参数定义打印选项。所有这些参数可以在config.h文件中找到，并可以使用Keil Configuration Wizard来编辑，如图2所示。

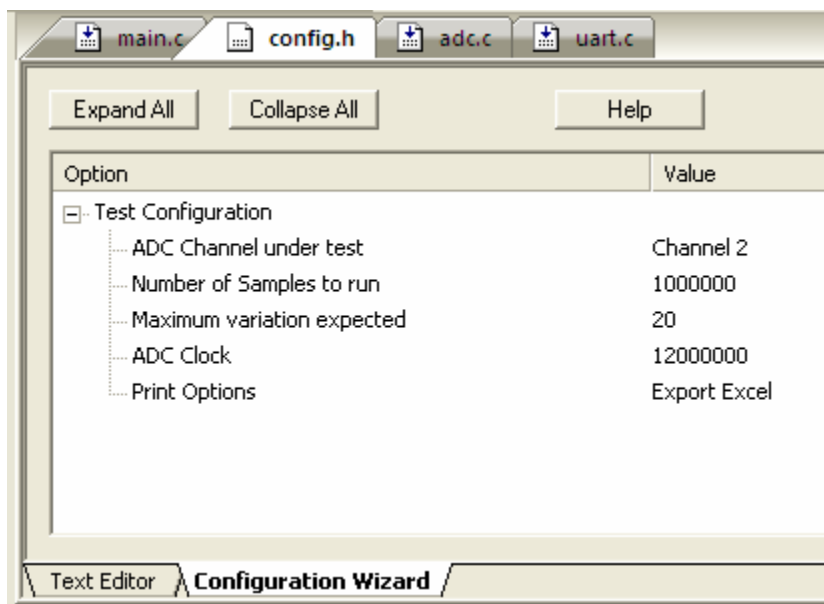


Fig 2. 软件配置参数

参考板被写入可执行文件后，超级终端就可以用来查看程序的信息。要使用超级终端，需要用串口线连接参考板(COM0)和PC的串口，并设置超级终端参数使用9600,8,N,1,N的配置。初始化后，程序将开始ADC采样，完成采样后在超级终端上显示结果。如果在配置向导中选择了” Export Excel” 选项,屏幕上会显示采样值以及它们出现的次数，如图3所示。

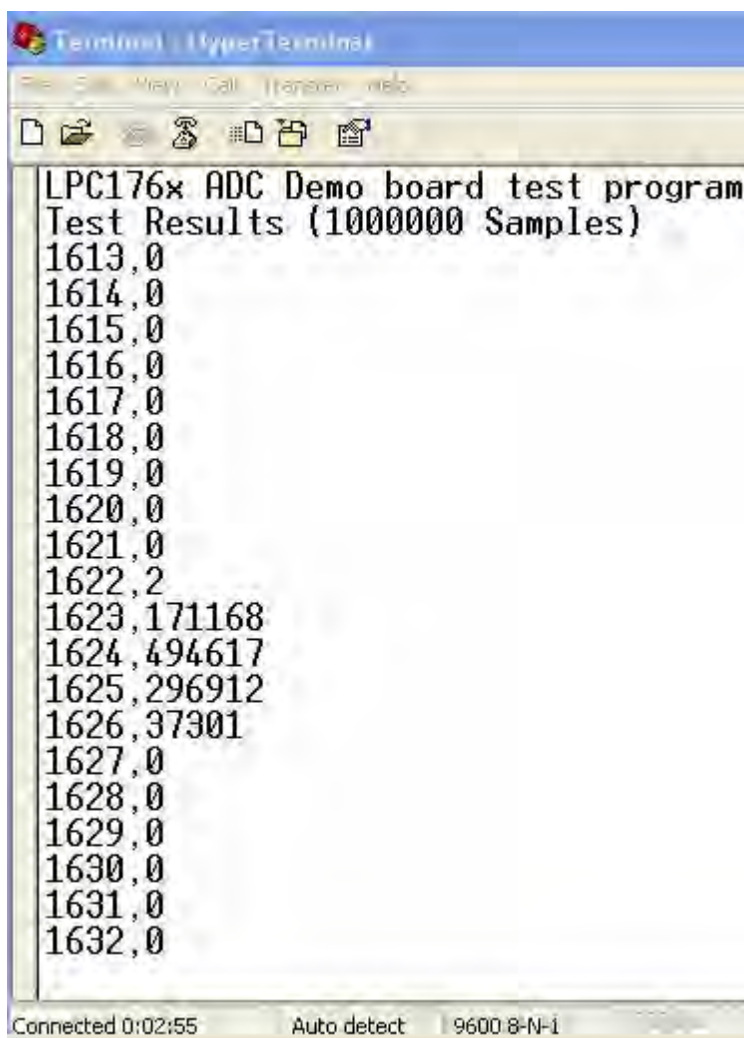


Fig 3. 超级终端显示结果

捕捉信息并存储为“csv”扩展名的文件后，这个文件可以使用微软Excel打开，输出的值会显示为两列。这样，就可以很容易生成表示每个采样值对应次数的柱状图，如Fig4所示。

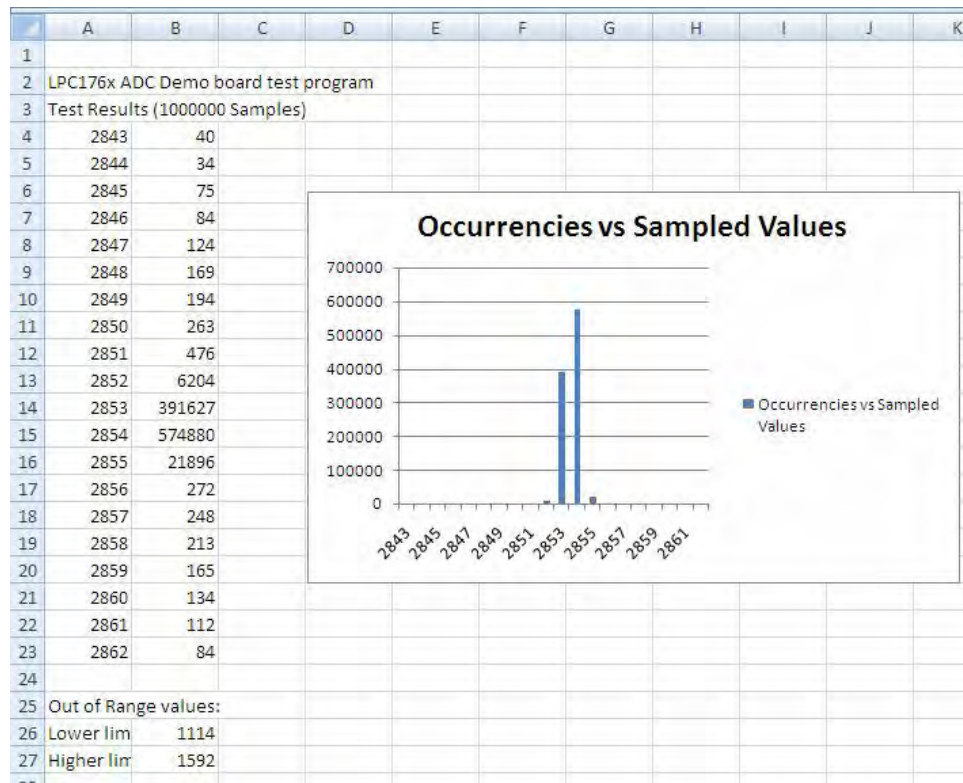


Fig 4. 输出到Excel 的测试结果

程序配置里另外一个可用的打印选项是” Plot Values”，它在超级终端上直接显示图形化的结果，使用户可以快速的评估测试结果，而不需要额外地输出到其他应用程序中，如图5所示。

注: 请注意，使用JTAG调试时可能影响结果，如章节4.2所述。

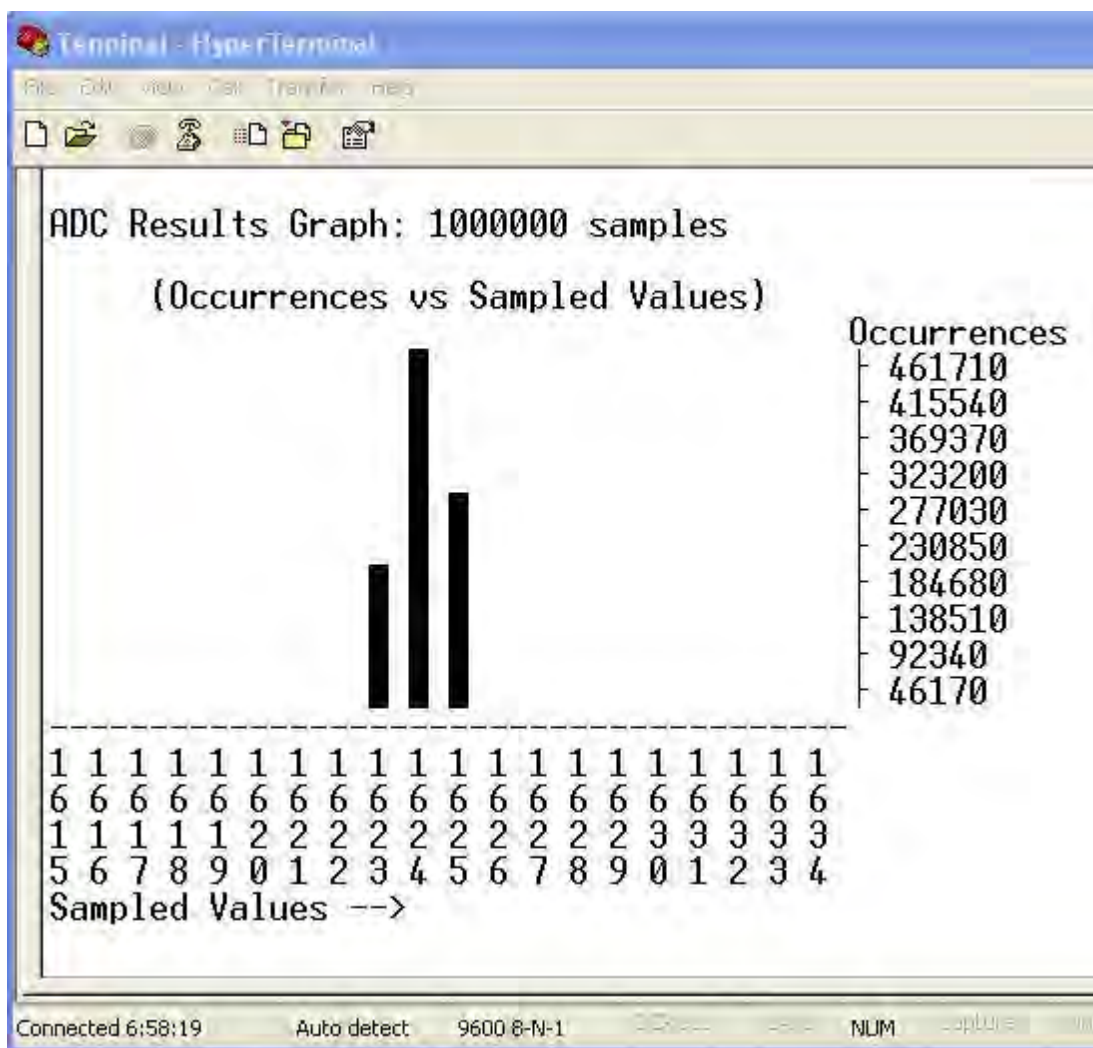


Fig 5. 超级终端显示柱状图

4. 进行测试

这个部分列出了不同的测试条件以及相应的结果。

4.1 Keil MCB1700和LPC1768 ADC参考板的比较

在Keil MCB1700和LPC1768 ADC参考板上分别进行基准测试，并比较结果。Fig6显示了测试的结果。

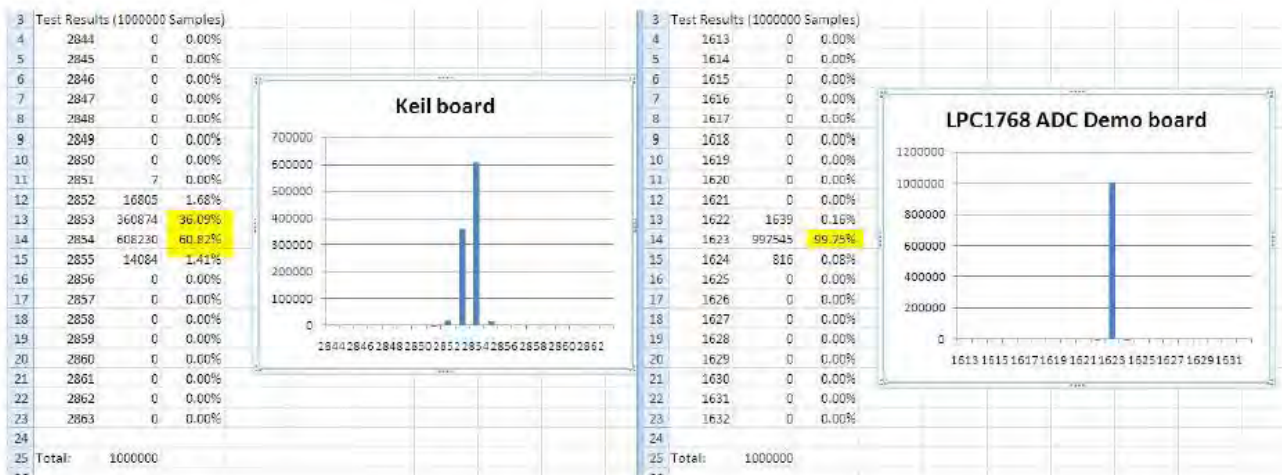
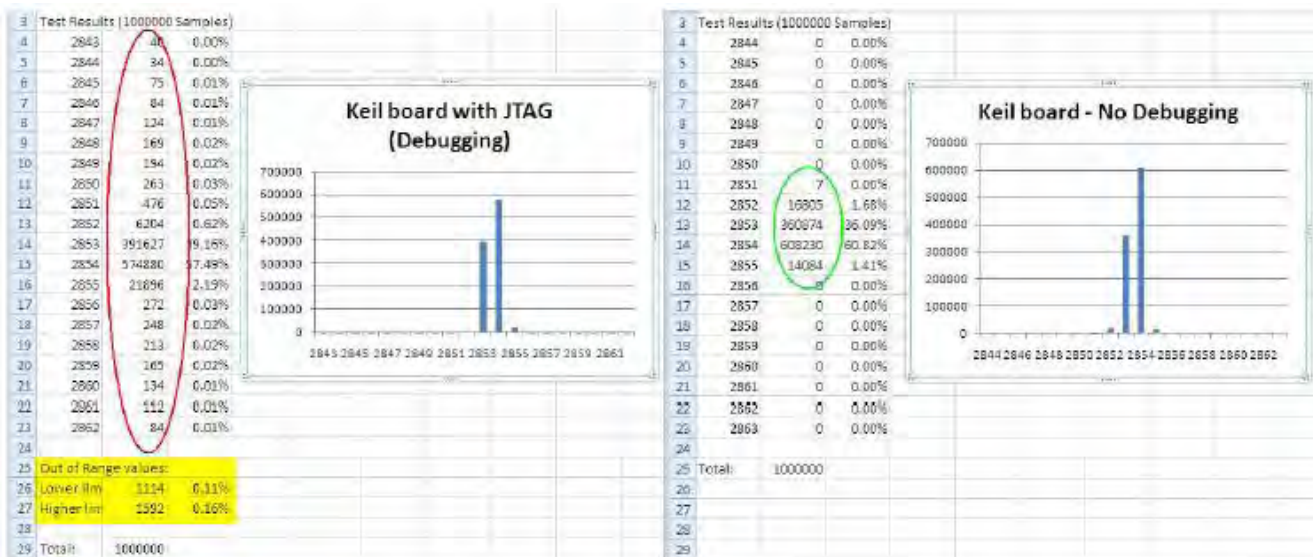


Fig6测试结果显示LPC1768ADC参考板性能更好

如上图所见，LPC1768ADC参考板99.75%的采样转换得到相同的值，意味着噪声被抑制到最小，而ADC的性能要高于Keil的参考板。这个证明了LPC1768ADC参考板布板设计的更好效果。

4.2 调试过程中JTAG的影响

用户应该注意，有时调试使用的JTAG可能对测试结果产生负面的影响，甚至引入附加的噪声产生脉冲干扰（数值超出期望的范围，包括0x00和0xffff峰值）。Fig7 中展示了调试时JTAG产生的影响。



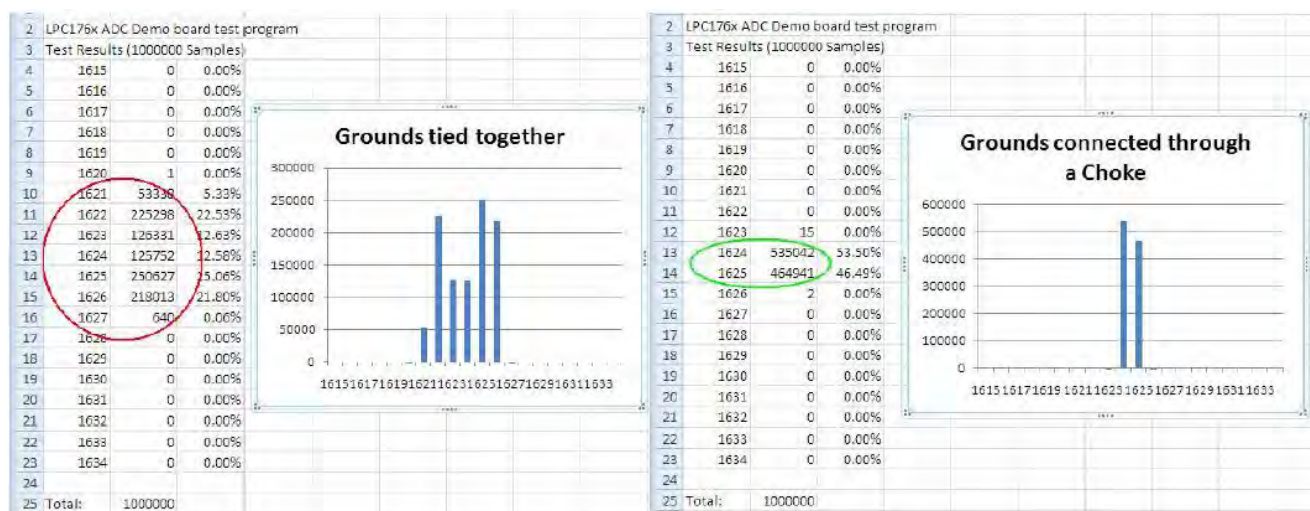


Fig8 地平面的影响

4.4 电源品质的影响

另一个噪声源就是电源。电源的电压波动会引入噪声并最终影响ADC的性能。在一些情况下，每个部分(模拟和数字)有分开的电源可以得到更好的性能。如图Fig9所示。

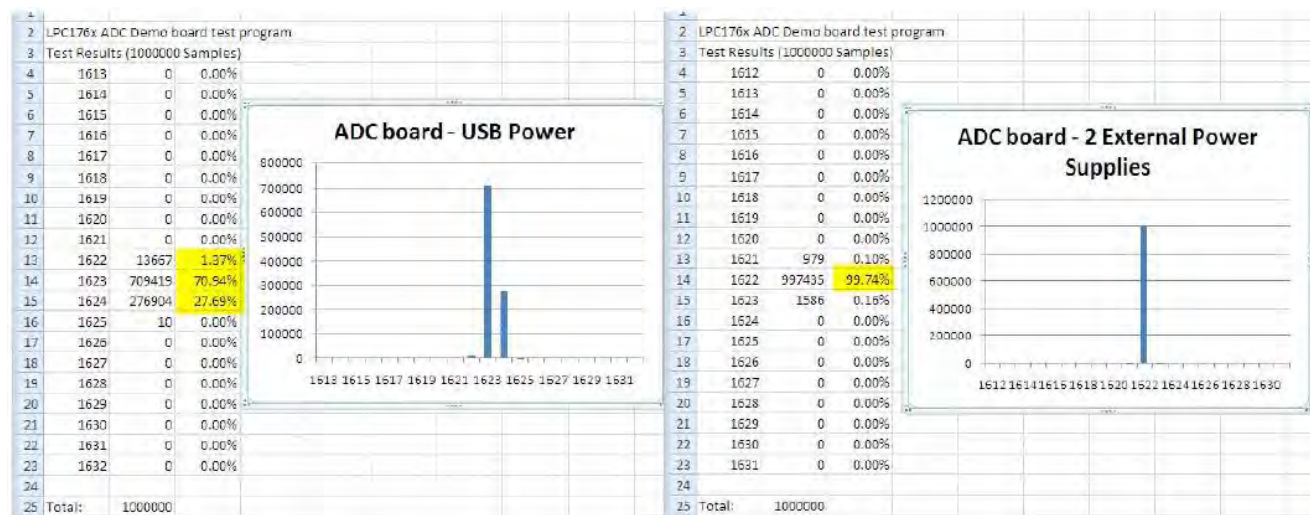


Fig 9. 电源品质影响测试结果

4.5 对ADC输入进行滤波的影响

一个低通滤波可以显著的提高测试结果，如Fig10所示。LPC1768 ADC参考板每个ADC输入通道都加上了电容低通滤波。相比较没有滤波器，这个测试显示了有滤波器时性能的改善。在其他一些情况下，使用Anti-Aliasing滤波器（通过主动器件）可以进一步的提高转换效果。

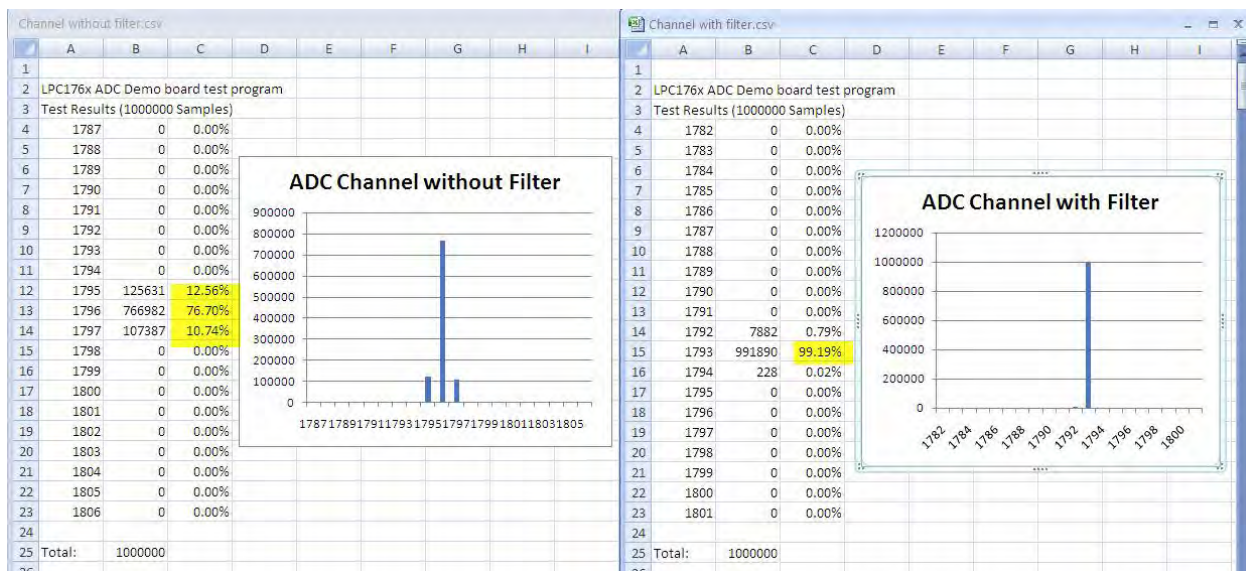


Fig.10 使用低通滤波可以显著的提高测试结果

5. 结论

设计一个精确可靠的12位ADC需要小心处理布板，电源设计以及去耦等方面。板上的走线布板应该遵循本应用笔记中提到的设计规范，从而使得噪声影响降到最低。针对各部分使用2个独立的地平面是这个设计的基础。如果可能，模拟和数字部分使用独立的电源供电也会产生很好的效果。最后，滤波也是一个重要的方面。

6. 附录A：设计规范

下面这些设计规范提供了一些布板所需的通用的最优方法，适用于模拟电路（对数字噪声敏感）和数字电路混合时，尤其是包含高频和大电流电路时。

6.1 器件的布局

- 模拟电路应该与数字电路分开，使得它远离开关噪声。
- 高噪声和高频器件应该布局在靠近连接器/电源。

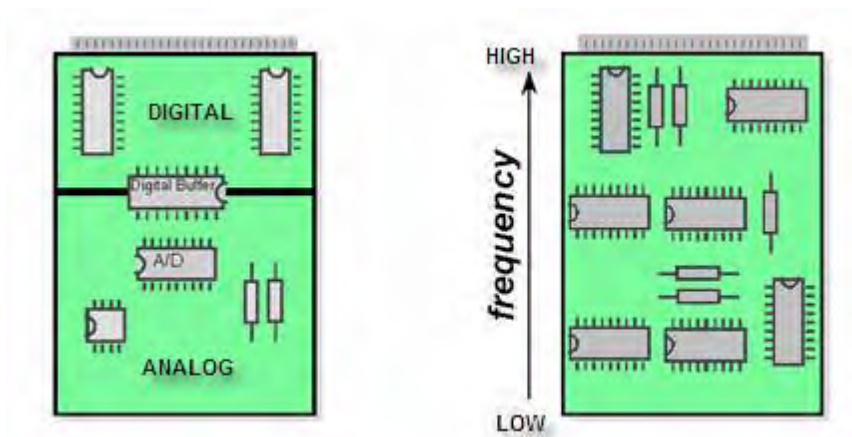


Fig11 推荐的器件布局

6.2 地

- 每个部分(模拟和数字)使用独立的地
- 尽量使用地平面
- 如果没有地平面，各个地的连接可使用”星”形布线
 - 尽量提供独立的地电流回路
 - 对于小电流/低速信号的器件，回路可以共享(如U1和U2)
 - 从头到尾，地线应尽量宽（最窄要达到布线的有效宽度）
 - 避免地线环路
 - 数字电流不要穿过模拟器件
 - 大电流和高速电流不要穿过模拟和低速器件。
 - 任何情况下，布线长度尽量短，降低有效电感和电阻

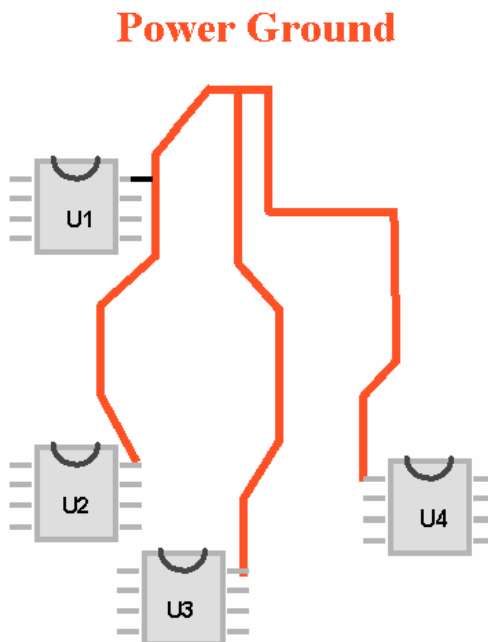


Fig 12. 星形地连接

- 当有地平面的时候，尽量使用其作为电流回路
- 为模拟部分提供独立的地平面，模拟地平面和数字地平面分隔开。
- 避免因顶层的地平面和底层的地平面布线形成环路。
- 在地平面上，地电流会走最短的路径；如果信号线需要在地平面一边走线，应该尽量短，且垂直于地电流回路。
- 即使模拟和数字部分有独立的地，只有一个电气点能作为系统级的参考地，比如两个地应该单点连接；这个点通常作为参考的地。连接最好使用一个磁珠或者电感，可以起到去耦作用。

6.3 旁路和去耦电容

- 旁路电容给高频电流提供一个低阻抗的通路，降低电源线上的噪声电流。通常，0.1uF 电容可以满足，并应该离器件尽量近。
- 一个去耦电容将两个电路隔开；这样可以有效的防止噪声从一个电路传到另一个。可以和一个电感一起使用，形成一个低通滤波。这种情况建议使用10uF 电容，并应该离电源较近。

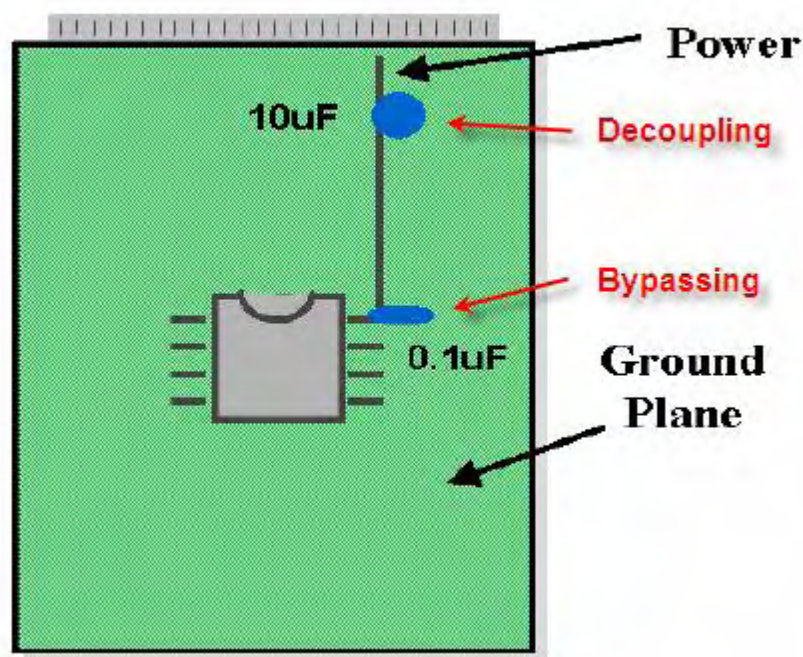


Fig 13 旁路和去耦电容

6.4 电源层

- 尽管不如地平面那么重要，当然有电源平面会更好。
- 对于两层板，电源平面可以用宽的走线来替代（宽度为其他走线的2到3倍）

6.5 多层板

- 重要和复杂的设计需要多层板。
- 这种情况下，建议地和电源平面使用不同的层。
- 由于很多元件是贴片器件，它们的连接位于电路板的外面一边上(通常是顶层)，所以内部层可以被指定为电源和地平面，从而利用层间分布电容。
- 如果超过4层板，高速信号可以被保护在地和电源层之间。低速信号放在外层。

6.6 信号走线

- 不同部分(模拟和数字)的信号/电源/地不要重叠。否则，重叠部分的分布电容可能把高速的数字噪声耦合到模拟电路。

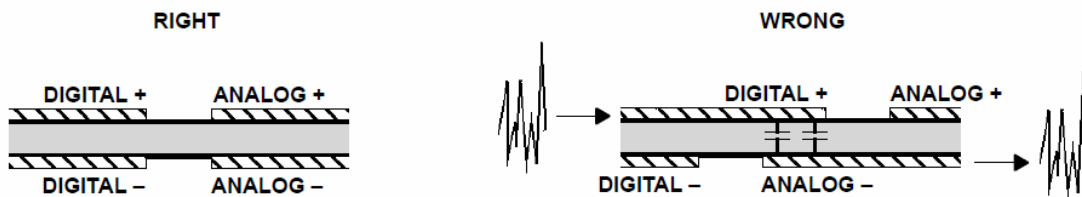


Fig 14 信号走线

- 让数字信号(尤其是高频, 高噪I/O或大电流)远离模拟信号。即使走线和平面之间很小的电容也会耦合进足够大的噪声, 不仅是基频还有谐波。
- 高阻抗的电线对电容耦合进来的噪声非常敏感, 尤其是来自临近的走线上快速变化的电压(比如数字时钟)。为了减少电容, 要增加两条走线间的距离, 减少两条走线的长度和厚度。

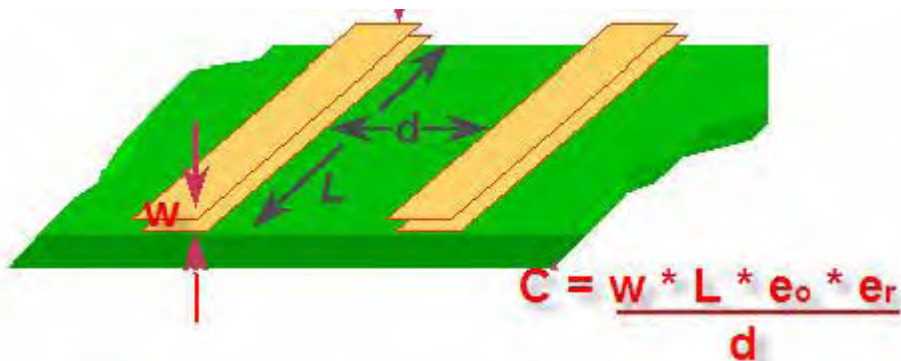


Fig 15 走线的推荐距离

- 为了使寄生电感电容最小, 信号线通常来说应该尽量短。
- 。为了使串扰最小, 应该尽量避免信号线平行布线。如果不可避免, 应扩大平行线间距为信号线宽度的3倍。
- 使电源和地线之间环路最小(当没有地平面时), 避免”回路天线”效应。

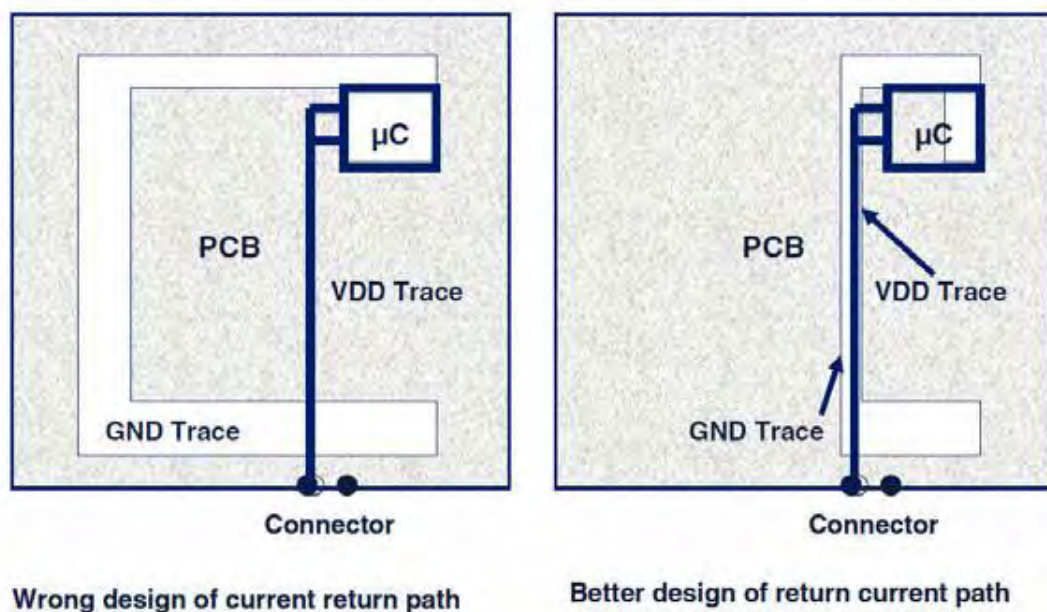


Fig 16. 推荐的电流回路

- 通过圆形倒角来使辐射效应最小。

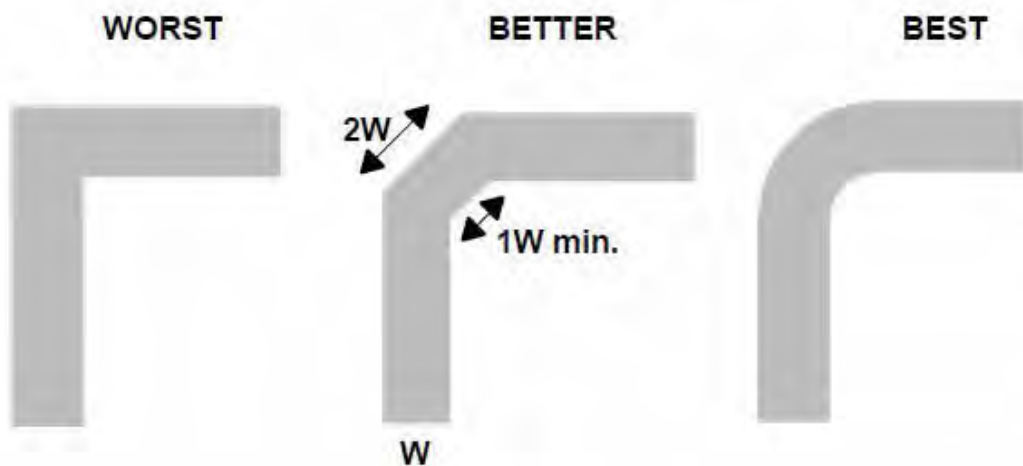


Fig 17, 通过圆形倒角来使辐射效应最小

7. 免责声明

有限保修和责任—本档中的信息被认为是准确和可靠的。然而，对于信息的准确性和完整性，恩智浦半导体公司不给予任何陈述或担保，明示或暗示，对于此类信息的使用后果不负任何责任。

在任何情况下，恩智浦半导体不会承担任何间接、意外发生、惩罚性、特别或相关性的损害赔偿（包括单不限于利润损失、储蓄损失、业务中断、有关去除或更换任何产品的费用或返工费用），不管这些损害赔偿是基于侵权（包括疏忽）、保修、违约合同或其他法律理论。

对于客户无论任何理由可能招致的任何损害，恩智浦半导体为在这里所提到的产品的汇总和累积责任应限制在恩智浦半导体商业销售的条款及条件里面。

变更的权利—恩智浦半导体有权在任何时间对此文件发布的信息（包括单不限于规格和产品说明）做出任何改动。本文件将取代所有之前所公布的信息。

适用性—恩智浦半导体产品并非为那些用于对生命和安全有重大关系的系统和设备而设计、授权或提供保证，也不用于那些可以合理预见到的因恩智浦半导体的产品的故障会造成人身伤害、甚至死亡、或是严重的财产或环境损害的应用程序中。恩智浦半导体的产品如果应用在此类的设备或应用程序中，恩智浦半导体对所此造成的风险将不承担任何责任，因此这些风险有客户自行承担。

应用—在这里所描述有关产品的任何应用程序仅用于说明的目的。在没有进一步的测试或修改的情况下，恩智浦半导体对该应用程序对指定用途是否合适不作任何表示或保证。

客户应对其使用恩智浦半导体产品的应用以及产品的设计和运行自行负责，恩智浦半导体不负责协助应用程序或客户的产品设计。同时，客户应自行负责决定恩智浦产品是否符合客户应用、计划产品、计划的应用程序以及第三方客户使用。客户应提供适当的设计和运行的保障措施以尽量减少其产品与应用的相关风险。

因客户的应用或产品的弱点或缺陷所产生的，或因使用其第三方客户的产品而产生的任何缺陷、损失、费用支出和问题，

恩智浦半导体不承担任何责任。客户应负责为其使用恩智浦半导体芯片的产品或应用以及其第三方客户使用产品或应用做必要的测试，以避免使用不当而造成不必要的损失。恩智浦对在此方面不承担任何责任。

限制值—超过一个或多个限制值（如在IEC60134的绝对值最大额定义）的施压会对设备造成永久的损害。限制值只强调额定功率，这个设备的操作除了应用在此文件中所提到的“推荐工作条件”和“特征”部分之外，恩智浦半导体不担保超过上述要求的操作。恒定或反复超出限制值将永久地和不可逆转地影响设备的质量和可靠性。

商业销售条件—恩智浦半导体产品的销售适用公布于<http://www.nxp.com/profile/terms>网站上的通用商业销售条款，除非另存一个单独有效的书面协议，在此种情况下，将适用该单独有效的书面协议之条款和条件。关于客户采购恩智浦半导体产品，恩智浦半导体在此明确拒绝适用客户的通用条款和条件。

不构成任何出售要约或许可—本文中任何部分都不可被翻译或解释成可以开放接受或授予、转让或任何暗示许可版权、专利或其它工业或知识产权的销售产品要约。

出口控制—本文件以及其项目描述可能受出口管制条例限制。出口可能需事先获得国家机关许可。

非车规级产品—除非数据手册明确标出此恩智浦半导体产品为车规级，否则该产品不适合于汽车应用。该产品未在汽车产品测试和应用条件下经测试和质量认证。恩智浦半导体对客户将非车规产品运用在汽车设备和应用中不承担任何责任。

当客户使用该产品设计并在使用在需要车规级规格和标准的汽车应用时，(1) 客户在该汽车应用、使用和规格中使用恩智浦半导体产品时，不在恩智浦半导体对该产品的保证范围内；(2) 当在汽车应用中使用超出恩智浦半导体规格的产品，客户应该自行承担风险；(3) 因客户超标准和产品规格使用恩智浦半导体产品导致的影响、损坏和失效产品索赔，客户不能要求恩智浦半导体进行赔偿。

8. 目录

1. 引言	3
2. 板级参考设计	3
3. 测试软件	4
4. 进行测试	9
4.1 Keil MCB1700和LPC1768 ADC参考板的比较	9
4.2 调试过程中JTAG的影响	10
4.3 地平面的影响	10
4.4 电源品质的影响	11
4.5 对ADC输入进行滤波的影响	12
5. 结论	12
6. 附录A：设计规范	13
6.1 器件的布局	13
6.2 地	13
6.3 旁路和去耦电容	14
6.4 电源层	15
6.5 多层板	15
6.6 信号走线	15
7. 免责声明	18
8. 目录	19

This translated version is for reference only, and the English version shall prevail in case of any discrepancy between the translated and English versions.

版权所有 2012恩智浦有限公司 未经许可，禁止转载