

AN13818

LPC86x的低功耗和唤醒时间优化

第0版 — 2023年5月8日

应用笔记

文档信息

信息	内容
关键词	LPC86x、低功耗
摘要	本应用笔记介绍了如何利用低功耗功能来优化功耗和唤醒时间。



1 介绍

低功耗功能在大多数消费类应用中是一个重要的需求。要减少功耗和唤醒时间，可以将芯片设置为不同的功率模式，并关闭那些未使用的模块或降低系统时钟。本应用笔记介绍了如何利用低功耗功能来优化功耗和唤醒时间。

2 LPC86x概述

LPC86x是LPC系列中的一款基于Arm Cortex-M0+内核的低成本32位MCU，其CPU运行频率可达60MHz。它最多支持64kB的闪存和8kB的SRAM。

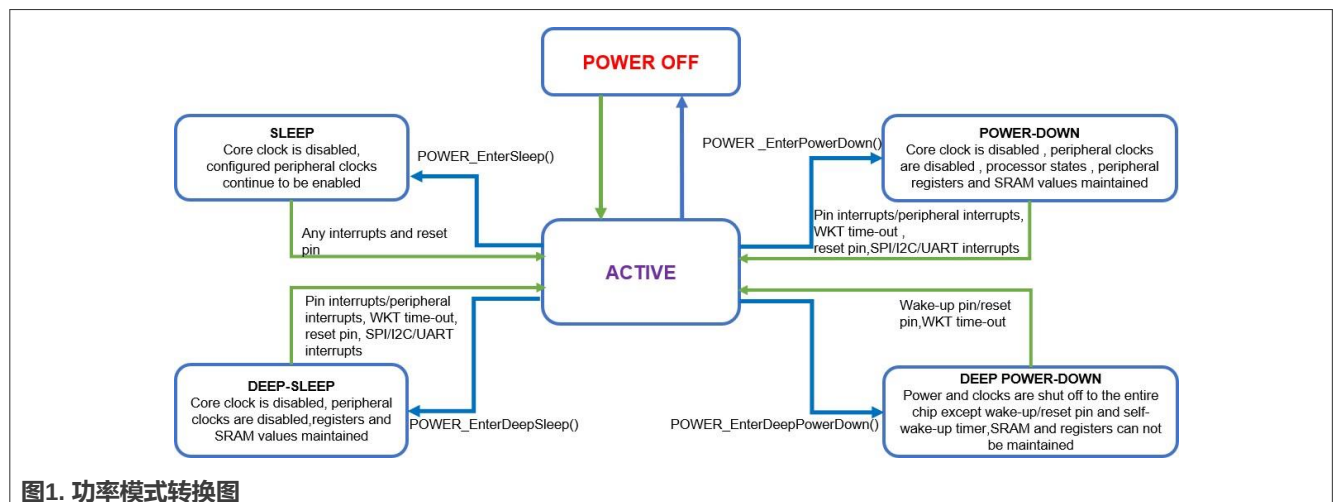
LPC86x的外设包括一个CRC引擎、一个I3C总线接口、一个I2C总线接口、最多三个USART、最多两个SPI接口、一个多速率定时器、自唤醒定时器、两个FlexTimer、一个32位通用计数器/定时器、一个DMA、一个12位ADC、一个模拟比较器、通过一个开关矩阵实现的功能可配置的I/O端口、一个输入模式匹配引擎，以及最多54个通用I/O引脚。

与功耗相关的功能包括：

- 低功耗模式和唤醒：
 - 集成式电源管理单元（PMU），可最大限度地降低功耗。
 - 低功耗模式：睡眠模式（Sleep mode）、深度睡眠模式（Deep sleep mode）、掉电模式（Power-down mode）和深度掉电模式（Deep power-down mode）。
 - 当USART、SPI、I2C和I3C等外设活动时，可从深度睡眠模式和掉电模式唤醒。
- 由定时器控制的深度掉电模式下的自唤醒。
 - 上电复位（POR）
 - 掉电检测（BOD）
 - 1.8-3.3V 单一电源

3 电源管理

图1所示为四种低功耗模式。在不同功耗模式下，外设可通过软件配置或自动上下电。当使用低功耗功能时，只有FRO或低功耗振荡器可以为系统时钟提供信号。



注意：当芯片进入深度睡眠模式、掉电模式或深度掉电模式时，FRO 提供系统时钟，且 FRO 输出（FRO 分频器）被禁用。在进入深度睡眠模式或掉电模式之前系统只能设置为 FRO18M/FRO24/FRO30/FRO36M/FRO48M/FRO60M。

表1. 低功耗模式下外设的配置

外设	睡眠模式	深度睡眠模式	掉电模式	深度掉电模式
FRO	可通过软件配置	开启	关闭	关闭
FRO输出	可通过软件配置	关闭	关闭	关闭
闪存	可通过软件配置	开启	关闭	关闭
BOD	可通过软件配置	可通过软件配置	可通过软件配置	关闭
PLL	可通过软件配置	关闭	关闭	关闭
SysOsc	可通过软件配置	关闭	关闭	关闭
WDosc/WWDT	可通过软件配置	可通过软件配置	可通过软件配置	关闭
数字外设	可通过软件配置	关闭	关闭	关闭
WKT/低功耗振荡器	可通过软件配置	可通过软件配置	可通过软件配置	可通过软件配置
ADC	可通过软件配置	关闭	关闭	关闭
比较器	可通过软件配置	关闭	关闭	关闭

3.1 功率模式

LPC86x 有五种功率模式，按功耗高低排序为：

1. 活动模式：
当启动后完全上电并运行时，芯片处于活动模式。
2. 睡眠模式：
这种模式只会影响 Arm Cortex-M0+内核。外设和存储器都处于活动状态。
3. 深度睡眠模式和掉电模式：
 - 深度睡眠模式和掉电模式不仅会影响内核，还会影响存储器和外设。
 - 在深度睡眠模式下，外设不接收内部时钟信号。闪存处于待机模式。SRAM存储器和所有外设寄存器以及处理器保持其内部状态。WWDT、WKT和 BOD 可以保持活动状态，以在中断时唤醒系统。
 - 掉电模式与深度睡眠模式不同的是，闪存处于掉电状态。
4. 深度掉电模式：
在深度掉电模式下，整个系统被关闭。只有 PMU 寄存器中的通用寄存器保持内部状态，且自唤醒定时器没有关闭，可以通过 WAKEUP（唤醒）引脚或芯片 RESET（复位）将其唤醒。

3.2 唤醒流程

唤醒源可以在不同的功率模式（例如外设中断、自唤醒定时器、复位引脚等）下唤醒芯片。[表2](#)列出了不同功率模式的唤醒源。

表2. 不同功率模式的唤醒源

功率模式	唤醒源	条件
睡眠模式	任何中断	在NVIC中启用中断。
	RESET（复位） 引脚PICO_5	通过开关矩阵在PINENABLE0寄存器中启用复位功能。
深度睡眠模式和掉电模式	引脚中断	通过开关矩阵在NVIC和STARTERP0寄存器中启用引脚中断。
	BOD中断	- 在NVIC和STARTERP1寄存器中启用中断。 - 在BODCTRL寄存器中启用中断。 - 在PDSLEEPCFG寄存器中为BOD供电。
	BOD复位	- 在BODCTRL寄存器中启用中断。 - 在PDSLEEPCFG寄存器中为BOD供电。
	WWDT中断	- 在NVIC和STARTERP1寄存器中启用中断。 - WWDT运行。在WWDTMOD寄存器中启用WWDT并喂狗。 - 在WWDTMOD寄存器中启用复位。 - 在PDSLEEPCFG寄存器中为WDOsc供电。
	WWDT复位	- WWDT运行。 - 在WWDTMOD寄存器中启用复位。 - 在PDSLEEPCFG寄存器中为WDOsc供电。
	自唤醒定时器（WKT）超时	- 在NVIC和STARTERP1寄存器中启用中断。 - 在PCON模块的DPDCTRL寄存器中启用超低功耗振荡器。 - 在WKTCTRL寄存器中选择低功耗时钟作为WKT时钟。 - 通过将超时值写入WKT_COUNT寄存器来启动WKT。
	来自USART/SPI/I2C 外设的中断	- 在NVIC和STARTERP1寄存器中启用中断。 - 启用USART/SPI/I2C中断。 - 向外设提供外部时钟信号。 - 将USART配置为同步从机模式，将I2C和SPI配置为从机模式。
	来自外设的中断	- 在NVIC和STARTERP1寄存器中启用中断。 - 将FCLK时钟源切换至WDOsc。
	RESET（复位） 引脚PIO0-5	通过开关矩阵在PINENABLE0寄存器中启用复位功能
深度掉电模式	WAKEUP（唤醒） 引脚PIO0-4	在PMU的DPDCTRL寄存器中启用WAKEUP（唤醒）功能。
	RESET（复位） 引脚PIO0_5	在PMU的DPDCTRL寄存器中启用复位功能，以允许在深度掉电模式下的唤醒。
	WKT超时	- 在PMU的DPDCTRL寄存器中启用超低功耗振荡器。 - 在PMU的DPDCTRL寄存器中启用超低功耗振荡器以保持深度掉电模式下的运行。 - 在WKTCTRL寄存器中选择低功耗时钟作为WKT时钟。 - 通过将超时值写入WKT_COUNT寄存器来启动WKT。

4 功率配置

LPC86x支持多种功率控制功能。在活动模式下，当芯片运行时，可以配置寄存器来优化所选外设的电源和时钟，从而降低功耗。在四种低功耗模式（睡眠模式、深度睡眠模式、掉电模式和深度掉电模式）下，要优化功耗并选择唤醒源，可以将寄存器设置为不同的模式。

4.1 活动模式

在活动模式下，使用系统时钟或主时钟为Arm Cortex-M0+内核、存储器和外设提供时钟信号。

芯片复位后在活动模式下运行。默认电源配置由PDRUNCFG和SYSAHBCLKCTRL寄存器的复位值决定。功率配置在运行时可以更改。

4.2 睡眠模式

在睡眠模式下，内核时钟停止，只有在复位或中断发生时才执行指令。

要配置睡眠模式下的功耗，可以执行与活动模式相同的设置：

- 时钟保持运行。
- 系统时钟的频率保持与活动模式相同，但不会给处理器提供时钟信号。
- 选择与活动模式相同的模拟和数字外设。

4.3 深度睡眠模式

在深度睡眠模式下，系统时钟仍然保持，但不会给处理器提供时钟信号。除了BOD电路和低功耗振荡器外，所有模拟模块都会掉电，而它们也可以在PDSLEEPCFG寄存器中选择或取消在深度睡眠模式下的工作。

如图1所示，深度睡眠模式关闭了所有的模拟外设，并消除了处理器本身、内存系统和相关控制器以及内部总线使用的所有动态功耗。处理器的状态和寄存器、外设寄存器和内部SRAM的值都保持不变，且引脚的逻辑电平保持静态。

在深度睡眠模式下的功耗是由PDSLEEPCFG寄存器中的深度睡眠功率配置设置决定：

- 如果WWDT需要，低功耗振荡器可以在深度睡眠模式下继续运行。
- 如果应用需要，BOD电路可以在深度睡眠模式下继续运行。

4.4 掉电模式

在掉电模式下，处理器的系统时钟和模拟模块的功率配置与深度睡眠模式相同。如果选择了低功耗振荡器，除了看门狗定时器的时钟之外，主时钟和所有外设时钟均被关闭。与深度睡眠模式相比，FRO和闪存会掉电，功耗更低。

掉电模式下的外设配置与深度睡眠模式相同。与深度睡眠模式相比，其唤醒时间更长。

与深度睡眠模式相同，可使用PDSLEEPCFG寄存器中的功率配置来设置掉电模式下的功耗。

4.5 深度掉电模式

如表1所示，深度掉电模式没有配置选项。所有的时钟、内核和外设都会掉电。只有WAKEUP（唤醒）引脚、RESET（复位）引脚和自唤醒定时器供电。

在深度掉电模式下，除了可存储在PMU模块的通用寄存器中的少量数据外，SRAM和寄存器的内容都不保留。

5 实现数据手册上典型数据的示例

5.1 硬件环境

- LPCXpresso860-MAX EVK
- 个人电脑
- USB线缆
- 用于测量电流的数字万用表
- 用于测量唤醒时间的示波器

5.2 硬件设置

要测量功耗，请拆下R51并将万用表连接到JP2。

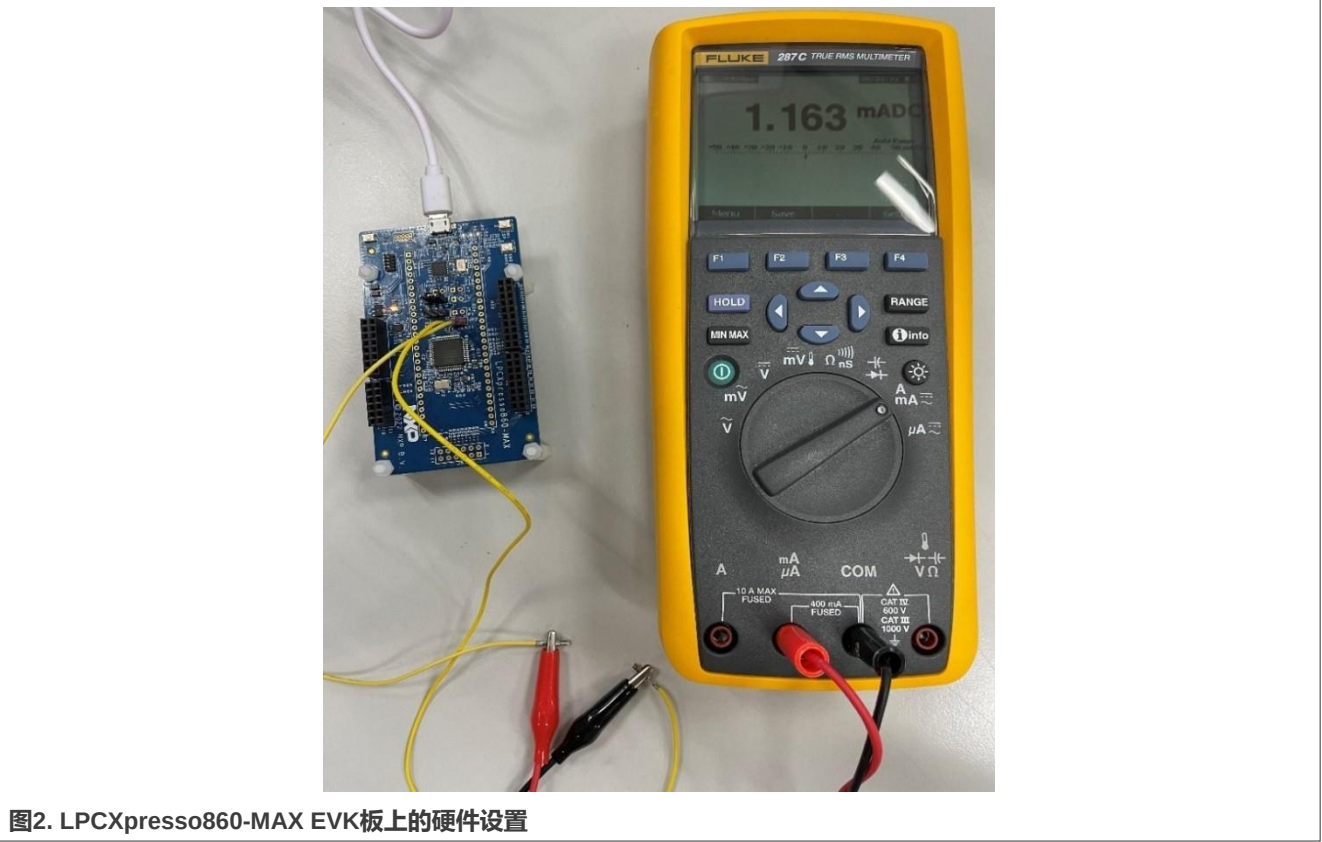


图2. LPCXpresso860-MAX EVK板上的硬件设置

5.3 软件环境设置

- MCUXpresso IDE v11.5.1_7266

- 串行终端程序，例如TeraTerm或Putty
- SDK_2_11_1_LPCXpresso860MAX

5.4 软件和硬件实现的参考

在功耗和唤醒时间测试过程中，uart0用于与PC通信，以选择测试功能。在测试代码中，选择了测试功能后，会关闭uart0和其他所有未使用的外设的时钟，所以不会影响功耗。

为了尽量降低功耗，请按照以下步骤配置测试代码和EVK：

- 代码配置：
 - 除了唤醒引脚PIO0_4、复位引脚PIO0_5和用于唤醒时间测试的引脚外，将所有的GPIO引脚都驱动为低电平并输出。
 - 将唤醒时间测试的优化级别设置为最高
 - 在PIN_INT0_IRQHandler()中将睡眠模式/深度睡眠模式/掉电模式的唤醒测试引脚设为低电平输出，并将ISR放置到RAM中以进行唤醒时间测试。
 - 在ResetISR()中将深度掉电模式的唤醒测试引脚PIO1_5设为高电平输出。
 - 禁用BOD复位并关闭BOD。
 - 关闭未使用的模拟模块。
 - 将未使用外设的时钟连接到无（none）。
- EVK的修改：
 - 拆下R38、R39、R52、R60，以断开板载调试器，减少灌电流。
 - 拆下R5、R6、R8，以断开LED。
 - 当唤醒源是复位引脚时，拆下C20，以进行深度掉电模式下的唤醒时间测试。

5.5 运行并测试结果

```
/* Copyright 2023 NXP. NXP Confidential. This software is owned or controlled by
NXP and may only be
* used strictly in accordance with the applicable license terms found at
* https://www.nxp.com/LA_OPT_NXP_SW. The "production use license" in Section 2.3
in the NXP SOFTWARE
* LICENSE AGREEMENT is expressly granted for this software.
*/
```

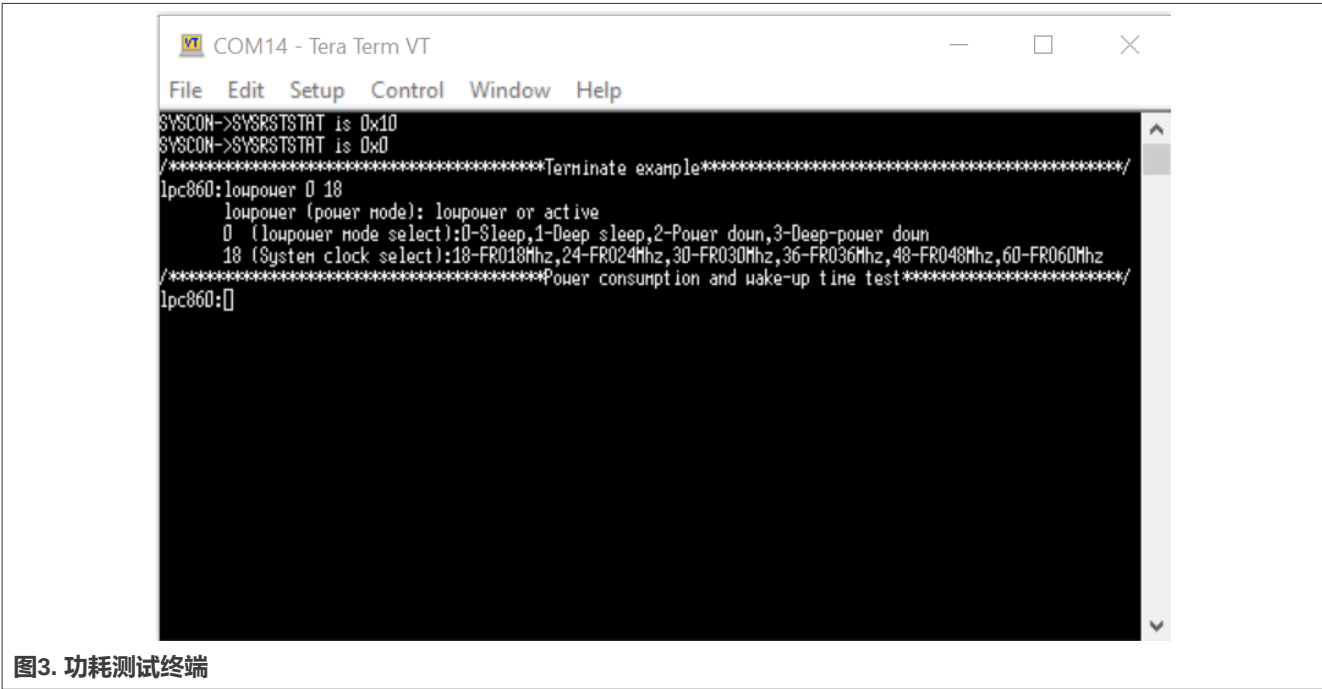


图3. 功耗测试终端

注意：如要使用USB 转UART 模块与芯片通信，请在测试功耗时断开该模块，这可能会给芯片带来一些灌电流。另在终端工具中将传输格式设置为CR+LF。

表3. 功耗

各电源模式的 系统时钟	睡眠模式 (mA) VDD = 3.3V	深度睡眠模式(mA) VDD = 3.3V	掉电模式(uA) VDD = 3.3V	深度掉电模式 (uA) VDD = 3.3V
18 MHz	1.372	0.254	3.03	0.39
24 MHz	1.749	0.284	2.95	0.40
30 MHz	2.126	0.306	2.97	0.40
36 MHz	2.404	0.257	2.96	0.40
48 MHz	3.110	0.293	2.99	0.40
60 MHz	3.810	0.306	2.97	0.40

在测试唤醒时间时，使用PIO0_4作为睡眠模式/深度睡眠模式/掉电模式的唤醒源，使用PIO1_6来检测芯片是否被唤醒。如图4所示，唤醒时间是从PIO0_4由高电平触发为低电平以唤醒芯片，到PIO1_6被置为低电平的时间间隔。通道 1 为PIO1_6，通道 2 为PIO0_4。

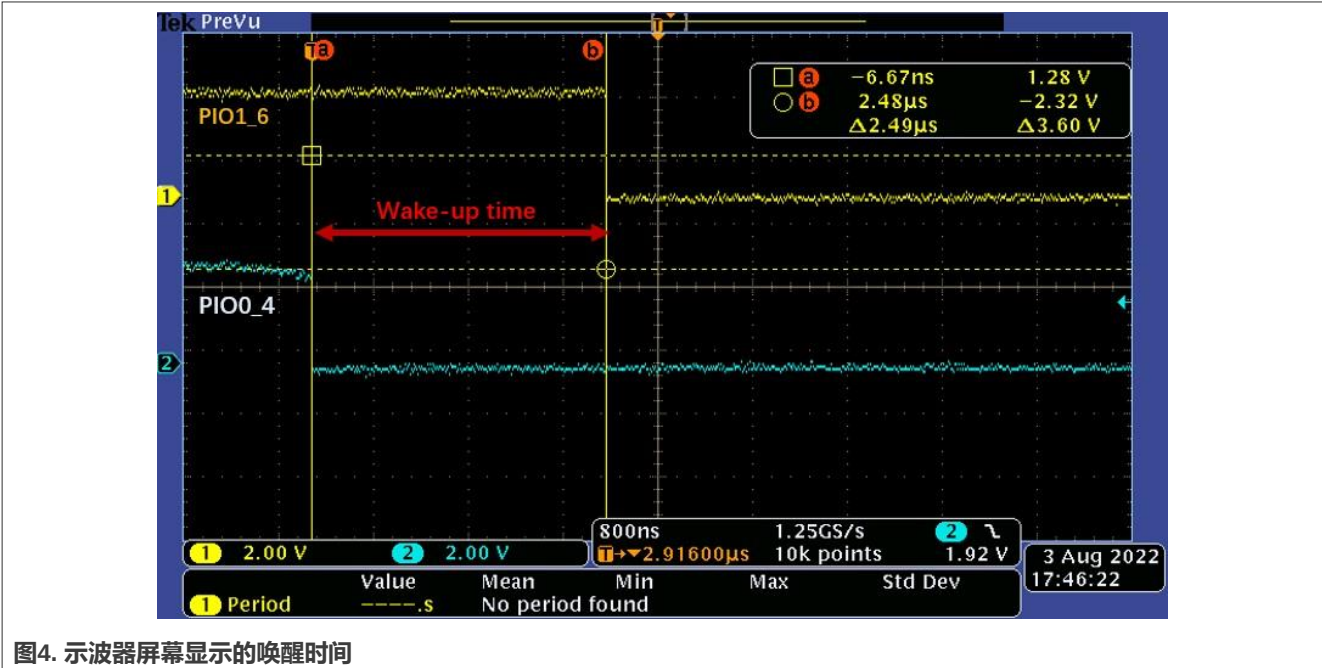


图4. 示波器屏幕显示的唤醒时间

在深度掉电模式下测试唤醒时间时，使用复位引脚PIO0_5作为唤醒源，并使用PIO1_5来检测芯片是否在复位处理程序中被唤醒。如图5所示，深度掉电模式下的唤醒时间是从复位引脚PIO0_5由低电平触发为高电平以唤醒芯片，到PIO1_5被设为高电平的时间间隔。通道1为PIO1_5，通道2为PIO0_5。

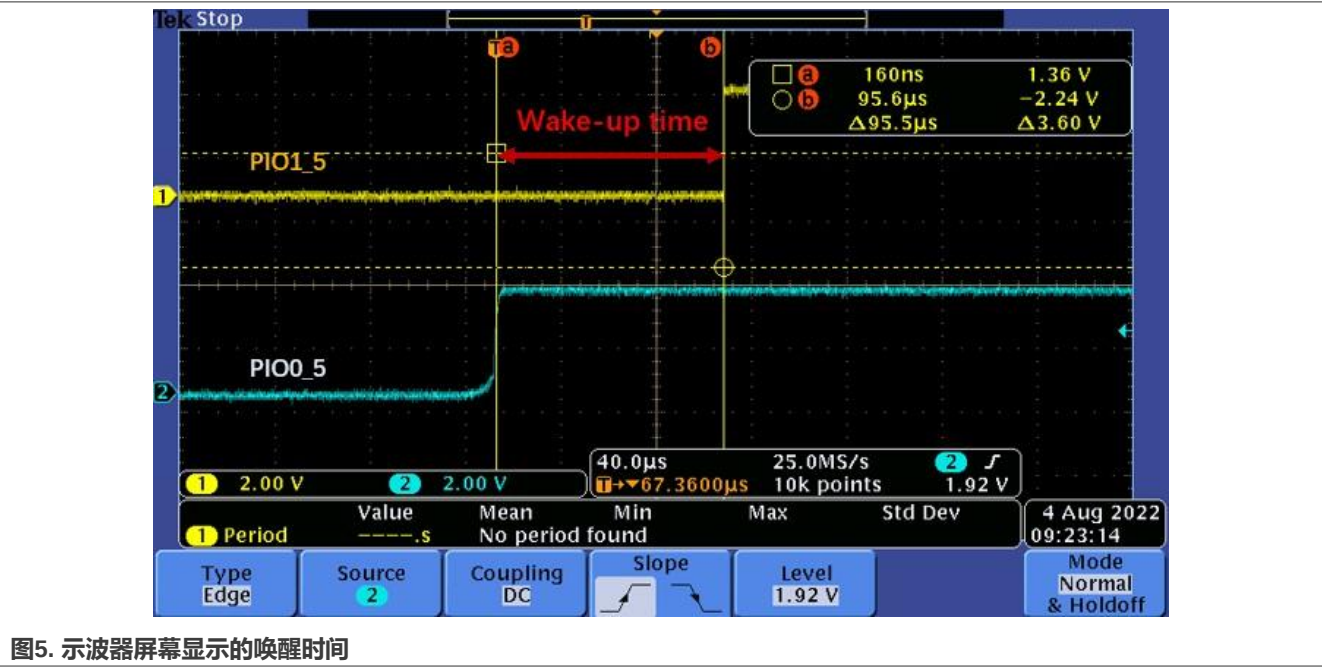


图5. 示波器屏幕显示的唤醒时间

表4. 唤醒时间

各电源模式的 系统时钟	睡眠模式(us) VDD = 3.3V	深度睡眠模式(us) VDD = 3.3V	掉电模式(us) VDD = 3.3V	深度掉电模式(us) VDD = 3.3V
18MHz	2.49	3.39	49.07	97.3

表4. 唤醒时间（续）

各电源模式的 系统时钟	睡眠模式(us) VDD = 3.3V	深度睡眠模式(us) VDD = 3.3V	掉电模式(us) VDD = 3.3V	深度掉电模式(us) VDD = 3.3V
24MHz	1.86	2.57	46.4	96.5
30MHz	1.50	2.05	44.8	96.0
36MHz	1.27	1.73	46.9	95.5
48MHz	0.95	1.31	44.8	95.5
60MHz	0.77	1.06	44.3	95.5

6 修订历史

表5汇总了本文档所做的更改

表5. 修订历史

版本号	日期	实质性变更
第0版	2023年5月8日	初版发布

7 Legal information

7.1 Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

7.2 Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <http://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this data sheet expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. - NXP B.V. is not an operating company and it does not distribute or sell products.

7.3 Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

目录

1 介绍 2

2 LPC86x概述 2

3 电源管理 2

3.1 功率模式..... 3

3.2 唤醒流程..... 4

4 功率配置 5

4.1 活动模式..... 5

4.2 睡眠模式..... 5

4.3 深度睡眠模式..... 5

4.4 掉电模式..... 5

4.5 深度掉电模式..... 6

5 实现数据手册上典型数据的示例 6

5.1 硬件环境..... 6

5.2 硬件设置..... 6

5.3 软件环境设置 6

5.4 软件和硬件实现的参考 7

5.5 运行并测试结果 7

6 修订历史 10

7 法律声明 11

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.